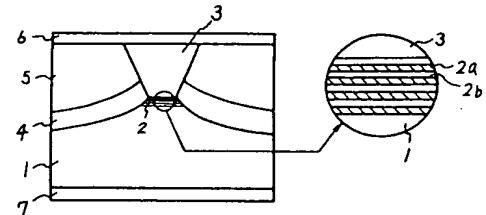


(54) DISTORTED QUANTUM WELL SEMICONDUCTOR LASER

(11) 4-152583 (A) (43) 26.5.1992 (19) JP
 (21) Appl. No. 2-276290 (22) 17.10.1990
 (71) HITACHI LTD (72) KAZUHISA UOMI(4)
 (51) Int. Cl^s. H01S3/18

PURPOSE: To simultaneously utilize the quantum size effect and the distortion effect by having an active layer with at least one distorted quantum well layer, a special relationship between the lattice constant of this distorted quantum well layer and the semiconductor substrate, and the distorted quantum well layer formed by four-section mixed crystals.

CONSTITUTION: The MOCVD method is used to grow in order a distorted quantum well active layer 2 and a p-InP layer 3 on an n-InP substrate 1. This distorted quantum well layer 2 has a thickness of 4nm or larger and a 4-section structure that consists of a 5.7nm In_{0.9}Ga_{0.1}As_{0.7}P_{0.3} distorted quantum well active layer 2a (distortion amount +1.8%) and a non-distorted InGaAs barrier layer 2b. After that, in order to keep the active layer width at about 1μm, a reverse mesa-shaped mesa stripe is formed, this is filled by a p-InP layer 4 and an n-InP layer 5 to create a BH structure, and a p electrode 6 and an n electrode 7 are formed. A relationship of $(a_w - a_s)/a_s \geq 0.8\%$ is established between the distorted quantum well layer 2 lattice constant a_w and the semiconductor substrate 1 lattice constant a_s .

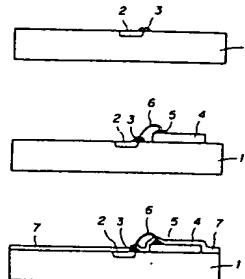


(54) OPTICAL-ELECTRONIC INTEGRATED DEVICE AND PRODUCTION METHOD

(11) 4-152584 (A) (43) 26.5.1992 (19) JP
 (21) Appl. No. 2-276904 (22) 16.10.1990
 (71) RICOH CO LTD (72) SHUNSUKE FUJITA
 (51) Int. Cl^s. H01S3/18, G02B6/12

PURPOSE: To reduce the difficulties that accompany electrical connection and improve the reliability of an optical-electric integrated device by forming a 2-dimensional optical waveguide path after integration of optical and electronic devices on a substrate.

CONSTITUTION: A light-receiving device 2 and an electrode 3 connected to the light-receiving device 2 are formed on a substrate 1, a semiconductor chip 4 with a signal processing electronic circuit is mounted on the substrate, and an electrical connection mechanism is used to connect the signal input electrode 5 and the electrode 3. After that, a 2-dimensional optical waveguide path film 7 is layered and this 2-dimensional optical waveguide path film 7 functions as an optical waveguide path.

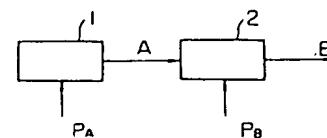


(54) OPTICAL PULSE GENERATOR/AMPLIFIER

(11) 4-152585 (A) (43) 26.5.1992 (19) JP
 (21) Appl. No. 2-276938 (22) 16.10.1990
 (71) HAMAMATSU PHOTONICS K.K. (72) YOSHIHIKO MIZUSHIMA(7)
 (51) Int. Cl^s. H01S3/18, H04B10/04, H04B10/06

PURPOSE: To realize a link between a optical pulse generator and an amplifier by imprinting the voltage pulse that runs the optical amplifier at a set phase slightly ahead of the optical pulse from the optical generator entering the optical amplifier in a situation when an optical pulse produced by an optical generator is input to the following medium that functions as an optical amplifier.

CONSTITUTION: Two or more laser diodes which act as the optical generator 1 and the optical amplifier 2 are optically placed in order, a voltage pulse P_A is applied to the optical generator stimulating it to operate as an optical pulse generator, and the optical pulse output A is input to the following optical amplifier 2. At this time, the voltage pulse P_B applied to the following optical amplifier 2 is applied at a slightly different time or phase than the previous voltage pulse P_A . In other words, the electric pulse P_B is applied to the following amplifier 2 before the optical pulse A from the optical pulse generator 1 is input to the following optical amplifier 2.



THIS PAGE BLANK (USPTO)

⑫ 公開特許公報 (A) 平4-152584

⑬ Int. Cl. 5

H 01 S 3/18
G 02 B 6/12

識別記号

府内整理番号

⑭ 公開 平成4年(1992)5月26日

M 9170-4M
B 7036-2K
B 7036-2K

審査請求 未請求 請求項の数 3 (全3頁)

⑮ 発明の名称 光電子集積デバイス及びその製造方法

⑯ 特 願 平2-276904

⑰ 出 願 平2(1990)10月16日

⑱ 発明者 藤田俊介 東京都大田区中馬込1丁目3番6号 株式会社リコー内

⑲ 出願人 株式会社リコー 東京都大田区中馬込1丁目3番6号

⑳ 代理人 弁理士 高野明近 外1名

明細書

技術分野

1. 発明の名称

光電子集積デバイス及びその製造方法

2. 特許請求の範囲

1. 少なくとも、表面に光あるいは電子素子が形成され、基板上に集積される光・電子素子部品と、該光・電子素子部品を基板上に集積した後に、該基板上に形成される二次元光導波路とを備えたことを特徴とする光電子集積デバイス。

2. 前記二次元光導波路の表面に保護層を積層して設けたことを特徴とする請求項1記載の光電子集積デバイス。

3. 少なくとも、基板上に形成された二次元光導波路と、表面に光あるいは電子素子が形成されており、かつ前記基板上に集積される光・電子素子部品とから成る光電子集積デバイスにおいて、前記光・電子素子部品を基板上に集積した後に、前記二次元光導波路を形成することを特徴とする光電子集積デバイスの製造方法。

3. 発明の詳細な説明

本発明は、光素子、電子素子、光電子素子を集積した光電子集積デバイス及びその製造方法であって、特に、基板上に形成された二次元光導波路その他の素子の他に光電子素子等が形成されたいわゆるチップ部品を前記部品に集積したハイブリッド型の光電子集積デバイス及びその製造方法に関するものである。

従来技術

電子装置の高速化・高機能化を実現するため、電子素子と光素子の混載が進展している。しかしながら、光素子は導波路・ファイバとの低損失な結合が必要であり、高精度な素子接続が要求されている。

このような背景のもとに従来、発光・受光素子、その他の光素子から成る光学系を集積した光(電子)集積デバイスが多数提案されている。

一方、光通信の分野では、初段アンプ等の信号処理用のチップに受光素子のチップを集積したハイブリッド型の光(電子)集積デバイスも提案が

なされている。

また、光電子集積デバイス基板上に駆動あるいは信号処理用の半導体チップその他のチップ部品等をハイブリッドに集積することも提案されている。

このように、従来提案されているハイブリッド型の光電子集積デバイスでは、受光素子や光導波路を含む光学系が形成された基板上に、発光素子駆動回路、受光信号の初段増幅や信号処理、制御回路、外部接続回路等の電子回路チップを集積している。

この場合、電子回路チップ自体の接続や基板上の他の素子との電気的接続を行なおうとする際に、各々の電極表面を覆っている光導波路膜やその他の保護膜等をそれらの電極上の部分を選択的に除去し、その後に電気的接続を行なう必要があった。

目的

本発明は、上述のごとき実情に鑑みてなされたもので、本発明は、電気的接続にともなう煩雑さを減少し、製造工程数が少なく、信頼性の高いハ

メの図で、図中、1は基板、2は受光素子、3は電極、4は電子回路チップ(半導体チップ)、5は電極、6はボンディングワイヤ、7は二次元光導波路膜(表面保護層)である。

第1図(a)において、1は光電子集積デバイスの基板を示し、該基板1の表面に受光素子2および該受光素子2に接続した電極3が形成されている。なお、本発明の実施例では、このように受光素子2が基板1上に形成された例であるが、本発明においては、もちろん他の素子類の任意の組み合わせにより集積デバイスを形成することも可能である。

第1図(b)では、前記の基板上に信号処理用の電子回路が形成された半導体チップ4が実装され、信号入力用の電極5と前記電極3との間が電気的接続手段6によって結ばれている。該電気的接続手段として、ここではボンディングワイヤを用いている。半導体チップ4の実装には、金ーシリコン等の共晶接合法やハンダ、導電性あるいは非導電性の樹脂、ガラス等による接着等、基板1

イブリッド構造の光電子集積デバイス及びその製造方法を提供することを目的としてなされたものである。

構成

本発明は、上記目的を達成するために、(1)少なくとも、表面に光あるいは電子素子が形成され、基板上に集積される光・電子素子部品と、該光・電子素子部品を基板上に集積した後に、該基板上に形成される二次元光導波路とを備えたこと、更には、(2)前記二次元光導波路の表面に保護層を積層して設けたこと、或いは、(3)少なくとも、基板上に形成された二次元光導波路と、表面に光あるいは電子素子が形成されており、かつ前記基板上に集積される光・電子素子部品とから成る光電子集積デバイスにおいて、前記光・電子素子部品を基板上に集積した後に、前記二次元光導波路を形成することを特徴としたものである。以下、本発明の実施例に基づいて説明する。

第1図(a)～(c)は、本発明による光電子集積デバイスの製造工程の一実施例を説明するた

と半導体チップ4の材料構造形態に合せて任意のものを選択することが可能であるが、後工程である光導波路の成膜工程で支障の生じないものを選べばよい。これは成膜工程の条件(温度、圧力、雰囲気等)に耐え得ることと、その成膜工程に汚染等の悪影響を与えないことを指標に選定できる。

第1図(c)は、前記図(b)の状態で、二次元光導波路膜7を積層したものである。該二次元光導波路膜7は基板1上では光導波路として機能する。半導体チップ4上では表面保護層となるが、半導体チップ4もその表面に光導波路を必要とする光電子素子であれば、半導体チップ4上でも光導波路膜7は光導波路として機能することができる。このような場合、本発明による方法は製造工程数をさらに減少させる効果がある。

第2図は、本発明による光電子集積デバイスの他の実施例を示す図で、第1図に示した実施例と異なり、半導体チップ4をフリップチップ法により接続した例である。この場合も、二次元光導波路膜7が半導体チップ4の周辺部で隙間なく形成

されば、半導体チップ4の表面保護層として保護作用を有する。又、光導波路等の成膜工程が低温であれば、いわゆるT A B (Tape Automated Bonding)による接続も可能である。

第3図は、本発明による光電子集積デバイスの更に他の実施例を示す図で、光導波路膜7の上にさらに保護膜8を積層したものであり、さらに素子類への保護効果が増すように構成されている。光導波路膜7上に直接形成する場合は、透明でかつ該光導波路膜7より低屈折率の膜とすればよい。

効 果

以上の説明から明らかなように、本発明によると、以下のような効果がある。

(1) 光電子・素子部品を集積した後に光導波路を形成するので、電気的接続を行なうために、光導波路を部分的に選択的に除去する後工程を必要とせず、又、光・電子素子部品の表面保護のための層も同時に形成されるため、保護層形成のための工程をも別途に必要とせず、さらには、光・電子素子部品も同様に光導波路膜を必要とする場合

には、そのための工程も別途に要しないので、光電子集積デバイスの製造に要する時間とコストを減少させることができ、電気的接続部分も含めて表面が保護されるため、デバイスの信頼性を向上できる。

(2) さらに保護膜を積層することで、光導波路膜と合わせてより厚い保護層が形成され、さらに信頼性が増すとともに、各々別々に保護層を形成する場合に比べ工程数を減少させることができる。

4. 図面の簡単な説明

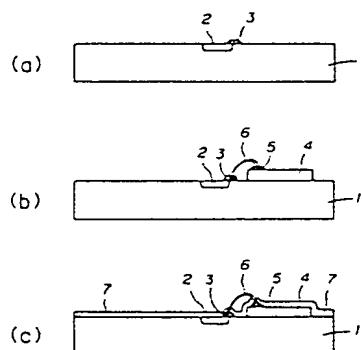
第1図は、本発明による光電子集積デバイスの製造工程の一実施例を説明するための構成図、第2図及び第3図は、本発明による光電子集積デバイスの他の実施例を示す図である。

1…基板、2…受光素子、3…電極、4…電子回路チップ(半導体チップ)、5…電極、6…ボンディングワイヤ、7…二次元光導波路膜(表面保護層)、8…保護膜。

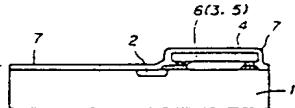
特許出願人 株式会社リコー

代理人 高野明近(ほか1名) 

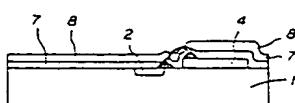
第1図



第2図



第3図



THIS PAGE BLANK (USPTO)